

Rockchip RK3588 Vsync 调整说明

文件标识: RK-KF-YF-470

发布版本: V1.1.0

日期: 2024-05-29

文件密级: 绝密 秘密 内部资料 公开

免责声明

本文档按“现状”提供，瑞芯微电子股份有限公司（“本公司”，下同）不对本文档的任何陈述、信息和内容的准确性、可靠性、完整性、适销性、特定目的性和非侵权性提供任何明示或暗示的声明或保证。本文档仅作为使用指导的参考。

由于产品版本升级或其他原因，本文档将可能在未经任何通知的情况下，不定期进行更新或修改。

商标声明

“Rockchip”、“瑞芯微”、“瑞芯”均为本公司的注册商标，归本公司所有。

本文档可能提及的其他所有注册商标或商标，由其各自拥有者所有。

版权所有 © 2024 瑞芯微电子股份有限公司

超越合理使用范畴，非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

瑞芯微电子股份有限公司

Rockchip Electronics Co., Ltd.

地址: 福建省福州市铜盘路软件园A区18号

网址: www.rock-chips.com

客户服务电话: +86-4007-700-590

客户服务传真: +86-591-83951833

客户服务邮箱: fae@rock-chips.com

前言

概述

本文描述 RK3588 Vsync 调整的说明。

产品版本

芯片名称	内核版本
RK3588	LINUX KERNEL 5.10

读者对象

本文档（本指南）主要适用于以下工程师：

技术支持工程师

软件开发工程师

修订记录

版本号	作者	修改日期	修改说明
V1.0.0	张玉炳	2022-06-28	初始版本
V1.1.1	张玉炳	2024-05-29	添加 DSI AUTO 模式下说明

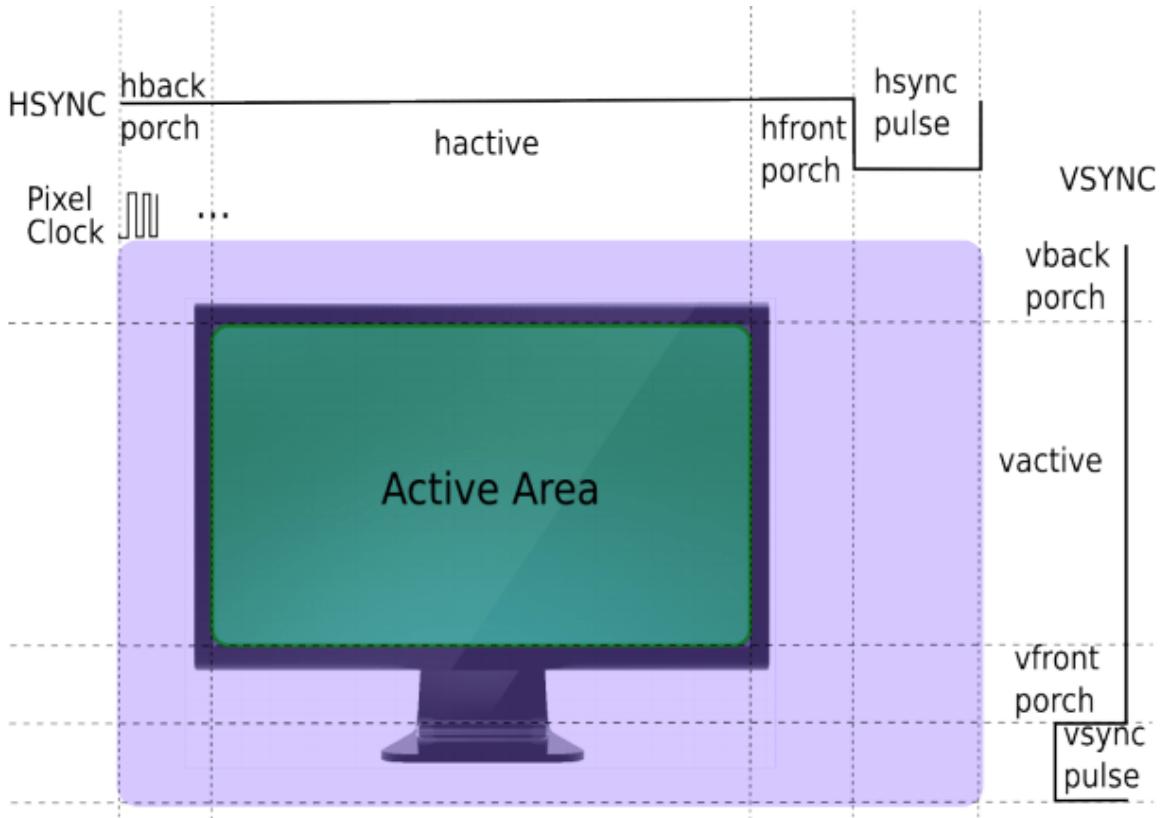
目录

Rockchip RK3588 Vsync 调整说明

1. 扫描时序说明
2. 显示通路说明
3. VOP 调整说明
4. DSC 模块调整说明
5. DSI 接口调整说明
 - 5.1 VFP 调整说明
 - 5.2 HFP 调整说明
 - 5.3 dclk rate 调整说明

1. 扫描时序说明

要输出一帧图像到屏幕时，一般有扫描时序如下图：



每一行包括 hsync, hback porch, hactive, hfront porch, 每一帧包括 vsync, vback porch, vactive, vfront porch。

定义 htotal 如下：

$$htotal = hsync + hbackporch + hactive + hfrontporch$$

定义 vtotal 如下：

$$vtotal = vsync + vbackporch + vactive + vfrontporch$$

对于一个 pixel clock 为 pixel_clk, 刷新率为 fps 的扫描时序输出, 要满足如下公式:

$$pixel_clk = htotal * vtotal * fps$$

从扫描时序图看, 一个 Vsync 周期即为 $1/fps$, 要调整 Vsync 周期, 即调整 fps , 可以通过修改 pixel clock , htotal, vtotal 来实现。对一个固定的分辨率,

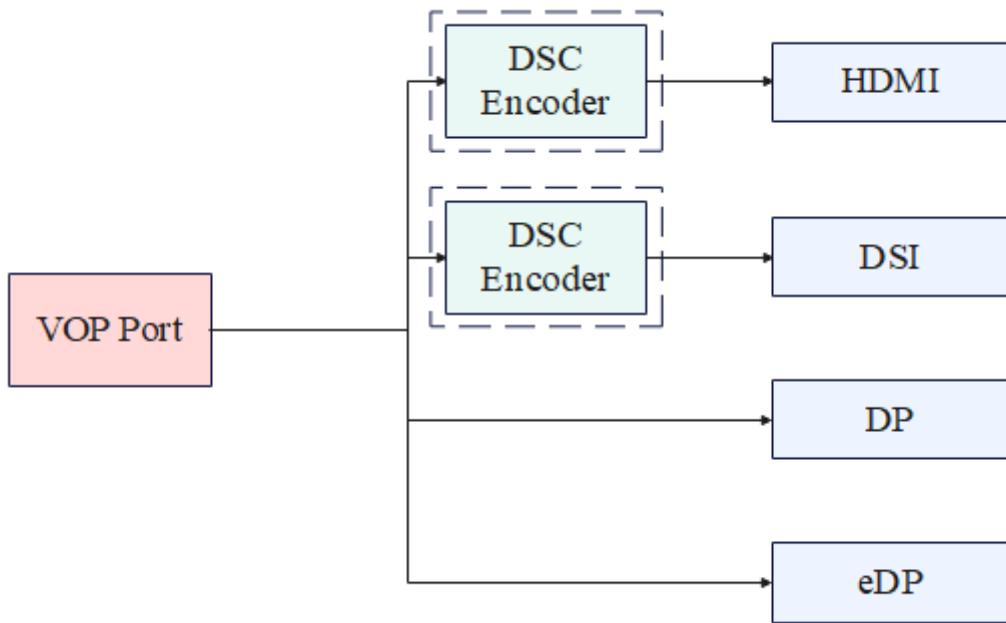
hactive 和 vactive 是不变, htotal 中只能调整 hbank(hsync + hback porch + hfront porch), vtotal 中只能调整 vbank(vsync + vback porck + vfront porch),

在调整 hbank 的方案中, 目前遇到的屏基本都是调整 HFP(hfront porch), 在调整 vbank 的方案中, 目前遇到的屏基本都是调整 VFP(vfront porch)。pixel clock 的调整, 在 RK3588 中对应 dclk rate 的调整。

后续讨论调整 Vsync 周期, 只讨论调整 VFP, HFP 或 dclk rate 这几种方案。

2. 显示通路说明

RK3588 的显示通路如下图:



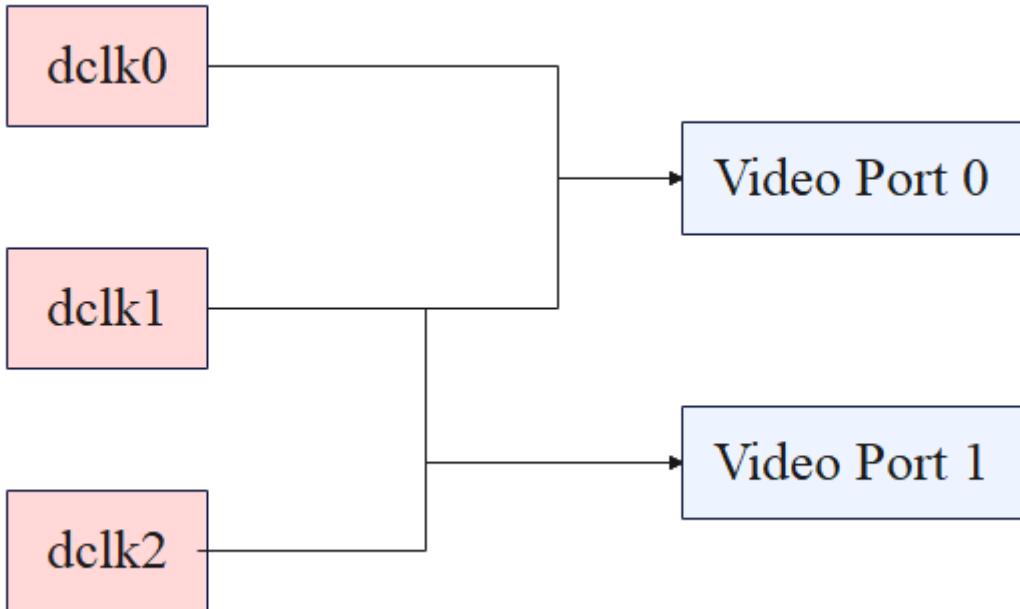
支持 HDMI, DSI, DP, eDP 等接口输出，其中，HDMI, DSI 接口输出时，可能使用 DSC，在评估 DSI 和 HDMI 接口调整 Vsync 周期时，需要分别考虑使能 DSC 和不使能 DSC 的两种场景。

3. VOP 调整说明

在 RK3588 的 VOP 中，通过寄存器配置可以调整 VFP, HFP 或 dclk rate，其中调整 VFP 可以配置成立即生效或者帧生效，调整 HFP 只能是帧生效，调整 dclk rate 只能是帧生效。

通过调整 dclk rate 改变 Vsync 周期，有如下限制：

1. 只有 VP0 和 VP1 支持切换 dclk 源来改变 Vsync 周期；
2. VP0 可以在 dclk0 和 dclk1 之间切换 dclk 源，VP1 可以在 dclk2 和 dclk1 之前切换 dclk 源。



4. DSC 模块调整说明

DSC 模块支持调整 VFP 和 HFP，并且都只能配置成立即生效。DSC 模式也支持 VOP 通过调整 dclk 后送进来的 timing。

5. DSI 接口调整说明

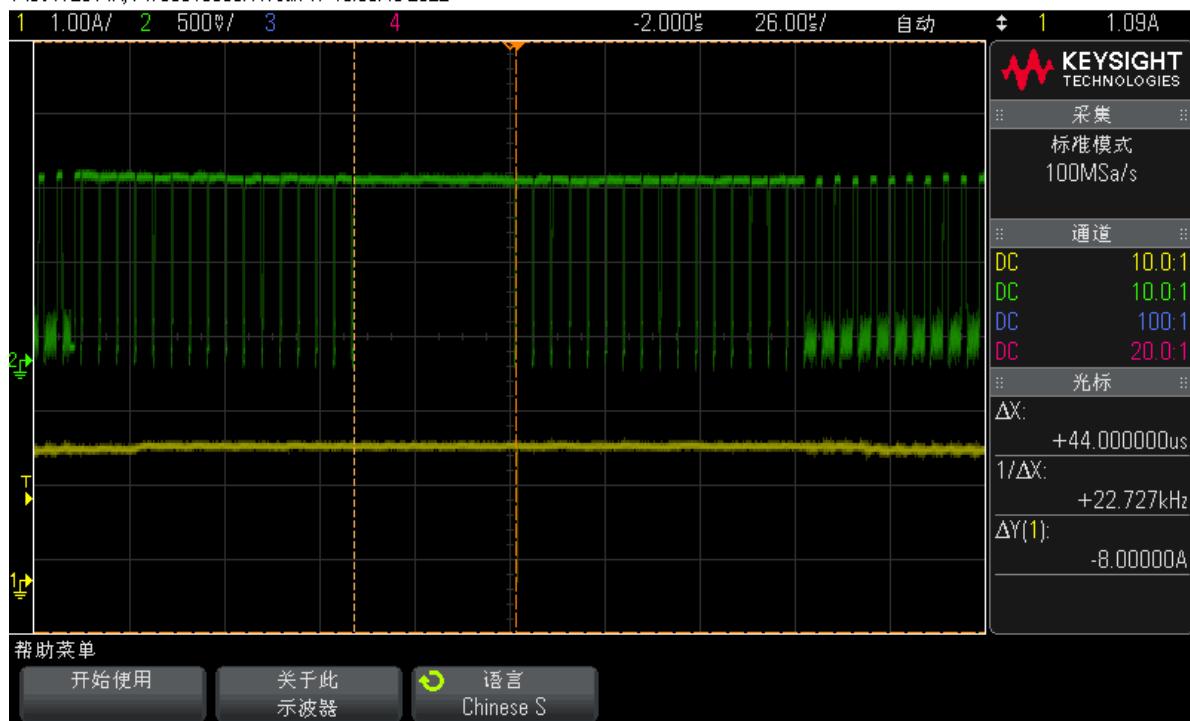
DSI 的寄存器其配置都是立即生效的，无论配置 VFP，HFP 都是立即生效。DSI 有两种工作模式，manual 和 auto。在 auto 模式下，DSI 控制器会根据收到的 VOP timing 自动调整 phy 上的输出，不需要配置 DSI 的寄存器。在不同模式下，对调整方式的支持存在差异。

5.1 VFP 调整说明

DSI 接口可以通过调整 VFP 来改变 Vsync 的周期。

在 manual 模式下，Vsync 中断到来时，同时改变 VOP、DSC(如果有使能 DSC)、DSI 的 VFP 寄存器，并立即起效，就可以改变当前帧的 VFP。由于 DSI 寄存器的限制，VFP 最大只能设置到 1023。

如果为了获取更大的 VFP，可以只调整 VOP、DSC(如果有用到 DSC 压缩)的 VFP 寄存器，不过不改动 DSI 的 VFP 寄存器会影响 VFP 的发包配置，会出现下图情形：



即缺少同步包，如果屏端不接受这种波形，则可能出现显示异常，不建议不配置 DS1 的 VFP。

在 auto 模式下，只需在 Vsync 中断到来时，同时改变 VOP、DSC(如果有使能 DSC)，并立即起效。DSI 的 VFP 同样只能到 1023。

5.2 HFP 调整说明

VOP 的 HFP 设置是帧起效，DSC 和 DS1 是立即起效，而且每一行的时间间隔很短暂，没有办法保证 VOP、DSC、DSI 的 HFP 的调整会在同一行起效，可能导致输出内容的显示异常。

在 manual 模式下，RK3588 的 DS1 接口目前不支持通过调整 HFP 改变 Vsync。本地测试 DSC 模式下调整 HFP 会显示异常，如下：

在 auto 模式下，不使能 DSC 时，调整 HFP 时只需要调整 VOP 的 HFP，DSI 可以支持这种调整方式。使能 DSC 时，由于需要同时调整 VOP 和 DSC 的寄存器，无法保证 HFP 的调整会在同一行起效，不支持调整 HFP。

5.3 dclk rate 调整说明

在 manual 模式下，不支持 VOP 调整 dclk rate 来改变 Vsync 周期。

在 auto 模式下，无论是否使能 DSC，都支持使用 dclk rate 调整 Vsync 周期，DSI 控制器自动调整输出。从实际测试看，调整的是 dclk rate，但在 phy lane 上测到的是调整 HPP。对于 DS1 接收端来说，效果与调整 HFP 一样。